

Arquitetura de um Roteador Gigabit

Marcial Porto Fernandez

mfernandez@ic.uff.br

Instituto de Computação - Universidade Federal Fluminense (UFF)

Rua Passo da Pátria, 156 - Bloco E - 3º andar - CEP 24.210-240 - Niterói - RJ - Brasil

Introdução

O desenvolvimento dos equipamentos de rede tem desafiado os projetistas a cada mudança de tecnologia e aumento de velocidade das interfaces. A necessidade de servir interfaces com taxas de transmissão cada vez maiores exige mudança de filosofia na construção de roteadores.

As funções básicas de um roteador são o encaminhamento de pacotes e o roteamento. A função de encaminhamento consiste na identificação dos campos do pacote, por exemplo, endereço de destino, a busca na tabela de roteamento da rede de destino, atualização do campo TTL (Time to Live), cálculo do checksum e o encaminhamento para a interface de saída. De todas essas tarefas a que mais demanda recursos computacionais é a busca de rotas na tabela de roteamento, que tem recebido muita atenção nos últimos anos. A função de roteamento consiste em incluir e excluir entradas na tabela de roteamento e realizar a indexação da tabela e executa funções de gerenciamento. Essas funções são realizadas por protocolos de roteamento, como BGP-4 ou OSPF, e gerenciamento, como SNMP. Computacionalmente essas funções não impactam no desempenho do roteador, exceto quando uma mesma CPU é utilizada para roteamento e encaminhamento.

O aumento da velocidade das interfaces também agrava as dificuldades para a construção de um roteador. Uma interface Gigabit Ethernet (GE) possibilita a transmissão de mais de 80.000 pacotes/seg. Para se ter uma idéia dessa grandeza, roteadores de médio porte tem capacidade de 50.000 pacotes/segundo. Um roteador com várias interfaces GE pode exigir uma capacidade de encaminhamento várias vezes esse valor.

Os comutadores de camada 3 (Layer 3 Switch) implementam a maioria das funções computacionalmente intensa em hardware. Uma solução para otimizar a busca em tabelas de roteamento é a utilização de memórias CAM (Content Addressable Memory), entretanto seu tamanho é pequeno e inadequado para a quantidade de rotas em um roteador de borda, que tem mais de 120.000 rotas. Esta é a razão para a maior utilização desses dispositivos em redes internas a um AS (Sistema Autônomo), onde as tabelas de roteamento são normalmente pequenas.

Esse artigo apresenta um estudo sobre as dificuldades para construção de roteadores gigabit. Posteriormente apresentamos uma proposta de arquitetura de um roteador gigabit com as seguintes características: escalabilidade, flexibilidade e baixo custo. Esse equipamento deve ser adequado às necessidades do projeto Giga.

Arquitetura de um roteador tradicional

A necessidade de construir arquiteturas de roteadores escaláveis indica a utilização intensiva de funções em hardware. Uma arquitetura é a *crossbar*, muito utilizado em roteadores de grande capacidade. Nessa arquitetura todas as funções de encaminhamento de pacotes são realizadas na placa de interface que têm seu próprio processador de comunicação. Essa placa verifica o pacote IP, busca endereço na tabela de rotas, executa classificação, decrementa TTL e recalcula o checksum.

O processador principal tem exclusivamente funções de gerenciamento e roteamento, isto é, atualização das tabelas de roteamento utilizando os protocolos de roteamento. As interfaces consultam a tabela de roteamento em uma memória compartilhada, atualizada pela CPU principal. Com essa arquitetura podemos conseguir um sistema escalável, pois todo processamento relativo a cada interface está localizado dentro das próprias placas de interface. O problema é que essa arquitetura é fortemente proprietária, não dispondo da flexibilidade desejada, e apresenta um custo alto.

Problemas da arquitetura tradicional para um roteador gigabit

O principal problema de um roteador gigabit é a conjunção dos problemas dos roteadores de borda (grandes tabelas de rotas e a conseqüente demora na busca de rotas) e da grande velocidade das interfaces.

A arquitetura *crossbar* permite atingir altas taxas de roteamento, e é bastante escalável pois a maior parte do processamento reside nas interfaces. Para se obter esse desempenho, muitas funções são implementadas em hardware (ASICs ou FPGAs) que reduzem a flexibilidade do sistema. Por isso os roteadores de grande porte tem poucas funcionalidades avançadas, restringindo-se as funções básicas de roteamento. Além disso, é uma arquitetura cara, tanto pela velocidade da matriz de comutação como pela complexidade das interfaces de rede.

O que se tem observado nos últimos anos é o surgimento de novos protocolos e serviços de rede que exige uma arquitetura flexível, implementada em dispositivos programáveis, que nem sempre oferecem a velocidade desejada.

O tamanho das tabelas de roteamento é um problema que tem dificultado os projetistas de equipamentos. Com o crescimento da Internet nos últimos anos, o tamanho da tabela de roteamento tem crescido quase que exponencialmente, apesar de soluções paliativas como CIDR (Classless Interdomain Routing). O fato de exigir memórias grandes e rápidas tem dificultado o projeto e aumentado o custo.

Certamente a função mais crítica em um roteador é a pesquisa de rotas na tabela de roteamento. A necessidade de buscar uma rota em uma tabela com mais de 120.000 registro no menor tempo possível, tem desafiado os projetistas. Além disso, essa pesquisa ocorre a cada pacote que se deseja encaminhar, tornando o desempenho do roteador diretamente dependente dessa função. Ruiz-Sanches *et al.* apresenta um tutorial com vários mecanismos de pesquisa em tabela de roteamento. Outra função crítica em um roteador é a classificação, apesar de ser menor que a pesquisa nas tabelas.

Proposta de arquitetura do roteador gigabit flexível

Se para obter altas velocidade é necessário implementar cada vez mais funções em hardware o que provoca a perda de uma característica importante: a flexibilidade. Para obter a flexibilidade desejada é necessário que o roteador seja implementado em software.

A arquitetura de computador mais flexível é certamente o padrão PC. Podemos observar também que a evolução do hardware de microcomputadores de uso geral (PC) tem sido superior à evolução dos sistemas dedicados. A demanda por mais processamento para aplicações gráficas e multimídia tem incentivado esse desenvolvimento. Além disso, em virtude da alta escala de produção, esses componentes apresentam custos muito baixos.

A arquitetura tradicional de roteadores tem dado preferência para processadores RISC por causa da maior capacidade de E/S (Entrada e Saída), característica importante para um roteador. No entanto, os processadores CISC de uso geral experimentaram uma evolução mais rápida que os processadores de uso específico. Um processador Intel Itanium 2 com barramento 64 bits, velocidade de núcleo 1 GHz e barramento (FSB) de 400 MHz, tem capacidade de processar 6,4 GB/s, suficiente para suportar mais de 50 interfaces GE.

A memória principal deve guardar os programas e as tabelas de roteamento e regras. A velocidade de acesso das memórias DDR atuais (menos de 5 ns) e barramento FSB de 400 MHz atende facilmente a necessidade requerida pelo processador.

A memória de armazenamento não volátil deve guardar o sistema operacional e os programas de roteamento. Em um computador de aplicação geral essa memória utiliza discos rígidos pela alta capacidade proporcionada e custo baixo. No entanto, o tamanho do sistema operacional e programas do roteador são pequenos, então podemos usar memórias tipo Flash não volátil. Outro ponto importante é a confiabilidade pelo estado sólido dessas memórias, maior que dos discos rígidos.

Uma memória não volátil interessante para uso em roteadores é a Compact Flash. Essa memória dispõe de módulos de até 1 GB de capacidade e uma interface que permite conectá-la ao barramento IDE da placa-mãe. Essas memórias, largamente utilizadas em máquinas fotográficas digitais, apresentam alta densidade de armazenamento e custo muito baixo pela escala de produção.

O barramento de E/S é o maior gargalo da arquitetura de barramento. No entanto, um barramento PCI-X de 64 bits e frequência de 133 MHz pode atingir a taxa de 1,06 GB/s, suficiente para suportar aproximadamente 8 placas Gigabit Ethernet. Um barramento PCI 66 MHz atinge taxa de 500 MB/s, suficiente para 4 interfaces Gigabit Ethernet. Se utilizarmos vários barramento independentes podemos utilizar uma quantidade grande de interfaces, pois o processador principal pode suportar essa demanda.

A característica básica para se obter escalabilidade na arquitetura é a implementação das funções de encaminhamento nas interfaces. A solução para esse problema é a utilização de Processadores de Rede (Network Processor), dispositivos autônomos que dispõe de processador e memória otimizadas para realizar encaminhamento de pacotes, aproveitando o paralelismo da arquitetura. Todas as funções desse processador são implementadas por software que propicia a flexibilidade requerida pelos usuários.

Um exemplo é o processador de rede Intel IXP 2x00 que suporta taxas de 1 GBPS e 10 GBPS, adequado para os equipamentos do projeto Giga. Como esse dispositivo é padronizado e produzido em larga escala o custo é baixo. As peculiaridades de im-

plementação dos protocolos e mecanismos são implementadas em software, garantindo a flexibilidade desejada. Esse processador dispõe de um barramento especial para transmissão de dados a alta velocidade que permite a comunicação entre várias interfacespacote, ultrapassando a limitação do barramento PCI, utilizado apenas para comunicação com a CPU principal.

O processador de rede montado em uma placa PCI ou PCI-X que pode ser instalada em qualquer hardware padrão PC. Spalink *et al.* conseguiram atingir 3,47 Mpps em um roteador usando hardware padrão PC com processadores de rede comparado com 220 Kpps obtido com um roteador com interfaces de rede convencionais.

O opção mais natural para o sistema operacional flexível do roteador é Linux. Inicialmente o Linux aproveita exaustivamente os recursos dos processadores padrão Intel, apesar de estar disponível para vários outros processadores, incluindo os processadores de rede. Várias funcionalidades de rede avançadas são implementadas em Linux como, DiffServ, MPLS, etc.

No entanto, a principal razão para utilização do Linux é o código aberto que permite o desenvolvimento de novos serviços de rede, além de ter atualizações de segurança rapidamente difundidas após a descoberta, garantindo uma boa estabilidade. Vários fabricantes de roteadores, como Cyclades e ImageStream, usam Linux como sistema operacional.

Conclusão

Apresentamos nesse artigo uma proposta de arquitetura de um roteador para velocidades gigabit. Mostramos a vantagens de se adotar a filosofia de roteador em software no lugar do roteador em hardware pela flexibilidade obtida. A utilização de processadores de rede possibilita flexibilidade com altas velocidades. Mostramos que é possível a utilização de hardware padrão PC para baratear o custo do equipamento com o desempenho desejado. Essa arquitetura tem como objetivo atingir: desempenho, flexibilidade e menor custo.

O componente chave dessa arquitetura é o processador de rede que precisa ter o software desenvolvido visando as velocidades requeridas. Serão necessárias modificações no sistema operacional principal para possibilitar a interação com o sistema operacional das interfaces para permutar informações de roteamento e gerenciamento.

Um desafio que poderá ser desenvolvido será a construção de mecanismos de redundância das fibras óticas. A utilização de Gigabit Ethernet diretamente sobre WDM elimina redundâncias existentes no ATM e SDH, exigindo assim que, a troca de caminhos sejam dependentes dos protocolos de roteamento (OSPF e BGP-4), cujos tempos de regeneração são inadequados para a maioria dos usuários.

A indústria brasileira não detem tecnologia própria para produzir roteadores de alta velocidade. Apesar disso, o domínio dessa tecnologia é estratégica para o país pois são equipamentos presentes nos núcleos das redes. Esse projeto visa desenvolver e dominar a tecnologia de roteadores de alta velocidade e repassá-las para indústria nacional.

O projeto deverá envolver grupos de pesquisa na área de roteamento e mecanismos, sistema operacional, sistemas distribuídos, sistemas embutidos e gerenciamento. É desejado também a participação de indústria para desenvolvimento do protótipo e ser a candidata para industrializar o produto utilizando a tecnologia desenvolvida.